

Family list

1 family member for:

JP2001298110

Derived from 1 application.

**1 SEMICONDUCTOR DEVICE AND ITS MANUFACTURING AND PACKAGING
METHODS**

Publication info: **JP2001298110 A** - 2001-10-26

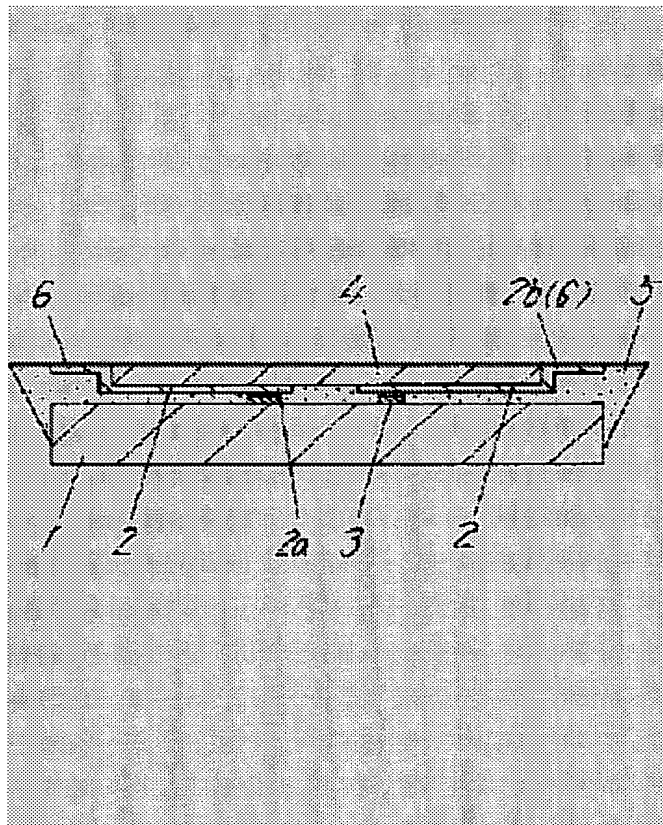
Data supplied from the **esp@cenet** database - Worldwide

SEMICONDUCTOR DEVICE AND ITS MANUFACTURING AND PACKAGING METHODS

Patent number: JP2001298110
Publication date: 2001-10-26
Inventor: MARUO TETSUMASA; SAWARA RYUICHI; MATSUMURA SHINYA; KAINO NORIYUKI; UEDA KENJI; TAKEMURA YASUSHI; WATASE KAZUMI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- **international:** H01L23/12; H01L21/56; H01L21/60; H01L23/28
- **european:**
Application number: JP20000110302 20000412
Priority number(s): JP20000110302 20000412

Abstract of JP2001298110

PROBLEM TO BE SOLVED: To solve the problem that area that is occupied by wiring that is routed from a lead part and an external terminal part is larger than the size of a chip, and an occupation area on packaging becomes larger in a conventional semiconductor device. **SOLUTION:** By using a tapered member having an adhesive layer, an insulation layer, and a lead part, the lead part or the like is transferred on the semiconductor device for forming, thus obtaining the compact semiconductor device that is equal to the size of the chip where the tip of a terminal part 2b of a lead part 2 being exposed from a sealing resin 5 composes an external terminal 6 while the semiconductor device is provided with a plurality of lead parts 2 where the electrode pad of a semiconductor device 1 is connected to a tip part 2a via a salient electrode 3, an insulation layer 4 that is provided while the surface of the lead part other than the end part 2b at the lead part 2 is covered, and a sealing resin 5 that exposes the end part 2b of at least the lead part 2 to seal the surface of the semiconductor device 1, thus achieving low costs and high density.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-298110

(P2001-298110A)

(43) 公開日 平成13年10月26日 (2001. 10. 26)

(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
H 0 1 L 23/12		H 0 1 L 21/56	E 4 M 1 0 9
21/56			H 5 F 0 4 4
		21/60	3 1 1 S 5 F 0 6 1
21/60	3 1 1		3 1 1 W
		23/28	A

審査請求 未請求 請求項の数15 O L (全 15 頁) 最終頁に続く

(21) 出願番号 特願2000-110302(P2000-110302)

(22) 出願日 平成12年4月12日 (2000. 4. 12)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 丸尾 哲正

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 佐原 隆一

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

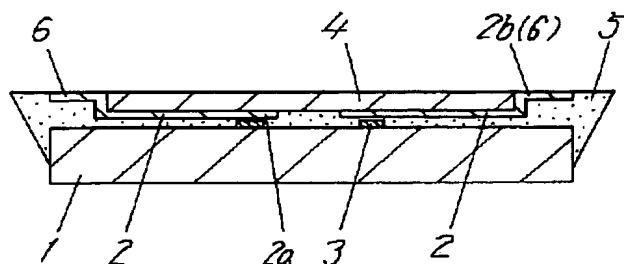
最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法ならびに半導体装置の実装方法

(57) 【要約】

【課題】 従来の半導体装置では、リード部から引き回された配線、外部端子部の占める面積がチップサイズより大きく、実装時の占有面積が大きくなるという課題があった。

【解決手段】 接着剤層、絶縁層、リード部を有したテープ部材を用いて、半導体素子上にリード部等を転写形成することにより、半導体素子1の電極パッドと先端部2aが突起電極3を介して接続した複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられた絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面を封止した封止樹脂5と、封止樹脂5より露出したリード部2の末端部2bの先端が外部端子6を構成しているチップサイズと同等のコンパクトな半導体装置を得ることができ、コスト低減と高密度化を実現できる。



【特許請求の範囲】

【請求項 1】 その一主面に複数の電極パッドを有した半導体素子と、前記半導体素子の複数の電極とその先端部が接続した金属箔よりなる複数のリード部と、前記リード部の末端部を除くリード部表面に設けられた絶縁層と、少なくとも前記リード部の末端部を露出させて前記半導体素子の前記主面と側面の一部とを封止した封止樹脂とよりなる半導体装置であって、前記封止樹脂より露出した末端部の先端が外部端子を構成していることを特徴とする半導体装置。

【請求項 2】 リード部の末端部は段差を有して半導体素子の主面上方に折り曲げられ、末端部の先端が封止樹脂より露出して外部端子を構成していることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 封止樹脂より露出したリード部の末端部の先端が一平面を有して外部端子を構成していることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 封止樹脂より露出したリード部の末端部の先端が突出部を有して外部端子を構成していることを特徴とする請求項 1 に記載の半導体装置。

【請求項 5】 その一主面に複数の電極パッドを有した半導体素子と、前記半導体素子の複数の電極とその先端部が接続した金属箔よりなる複数のリード部と、前記リード部の末端部を除くリード部表面に設けられた絶縁層とよりなる半導体装置であって、前記リード部は前記半導体素子の主面から側面を経由してその裏面に配置され、前記半導体素子の裏面でその末端部が前記絶縁層より露出して外部端子を構成していることを特徴とする半導体装置。

【請求項 6】 半導体素子とリード部との間には両者を固定する接着用の樹脂が介在していることを特徴とする請求項 5 に記載の半導体装置。

【請求項 7】 可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、少なくとも前記テープ部材と前記半導体素子の間隙に封止樹脂を注入して樹脂封止する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなることを特徴とする半導体装置の製造方法。

10

20

30

40

50

【請求項 8】 可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、前記接着剤層およびテープ基材を貫通して設けられたスルーホールと、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置されるとともに、前記スルーホールにその先端が嵌合されて前記テープ基材面に前記先端が露出し、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、少なくとも前記テープ部材と前記半導体素子の間隙に封止樹脂を注入して樹脂封止する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなることを特徴とする半導体装置の製造方法。

【請求項 9】 可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は突出部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記テープ部材の少なくともリード部上に接着用の樹脂を形成する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、前記テープ部材を接続した半導体素子を包囲するように折り曲げ加工して前記半導体素子の底面側に前記テープ部材のリード部の末端部を配置し、前記半導体素子の外面と前記テープ部材とを前記接着用の樹脂で接着する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなることを特徴とする半導体装置の製造方法。

【請求項 10】 電極パッドを有した半導体素子を用意する工程は、前記電極パッドに突起電極を有した半導体素子を用意する工程であることを特徴とする請求項 7～請求項 9 のいずれかに記載の半導体装置の製造方法。

【請求項 11】 半導体素子の電極パッドとテープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程は、前記テープ部材側から加熱加圧して前記電極パッドと前記リード部の先端部とを圧着する工程であるこ

とを特徴とする請求項7～請求項9のいずれかに記載の半導体装置の製造方法。

【請求項12】 テープ部材を接着剤層とともに剥離する工程は、前記テープ部材に対して加熱処理し、前記接着剤層の接着力を低下させることにより剥離する工程であることを特徴とする請求項7～請求項9のいずれかに記載の半導体装置の製造方法。

【請求項13】 テープ部材を接着剤層とともに剥離する工程は、前記テープ部材に対して紫外線照射処理し、前記接着剤層の接着力を低下させることにより剥離する工程であることを特徴とする請求項7～請求項9のいずれかに記載の半導体装置の製造方法。

【請求項14】 その面内に複数の半導体素子が形成された半導体ウェハを用意し、各半導体素子の電極パッド上に突起電極を形成する工程と、前記半導体ウェハ上に樹脂層を形成する工程と、可撓性を有したテープ基材と、前記テープ基材の一表面上に第1の面積を有して設けられた接着剤層と、前記接着剤層上に第2の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、前記半導体ウェハの各半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続し、前記半導体ウェハに前記テープ部材を接続する工程と、前記テープ部材が接続した半導体ウェハに対して、個々の半導体素子ごとに分割する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなることを特徴とする半導体装置の製造方法。

【請求項15】 その底面に外部電極を備えた半導体装置を複数個用意する工程と、可撓性を有したテープ基材上に配線を有して回路構成されたテープ部材を用意する工程と、前記半導体装置の外部端子と前記テープ部材の配線とをそれぞれ接続してテープ部材の同一面上に複数の半導体装置を搭載する工程と、前記テープ部材と前記半導体装置との間に封止樹脂を設けて両者を固定する工程と、前記テープ部材を折り畳み、複数の半導体装置の各半導体装置の底面どうしを前記テープ部材を介した状態で向かい合わせ、折り重なったテープ部材の間に緩衝用樹脂を設けて固定する工程と、折り重なった半導体装置の上面どうしを緩衝用樹脂を設けて固定し、三次元的に複数の半導体装置を実装することを特徴とする半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体素子を搭載

した半導体装置に関し、特に、回路基板に実装するにあたり、半導体装置が面積をとらず、高密度実装に適したテープ基材を用いた半導体装置およびその製造方法ならびに半導体装置の実装方法に関するものである。

【0002】

【従来の技術】 従来の高密度実装型の半導体装置として、P-BGA (Plastic Ball Grid Array) とT-BGA (Tape-carrier Ball Grid Array) の例を説明する。

【0003】 まず図16は従来の半導体装置として、P-BGAの構造を示す主要な断面図である。

【0004】 図16に示すようにP-BGAは、インターポーザと呼ばれる配線基板101に接着剤を介してLSIチップ102を搭載し、そのLSIチップ102の電極と金 (Au) 等のワイヤー103で基板上的配線104と接続し、樹脂105で配線基板101上面のLSIチップ102領域をモールドした構造を有し、搭載されたLSIチップ102は基板上的配線104と基板内のスルーホール106を介して基板裏面に格子状に配列した外部端子の半田ボール107と接続したものである。なお、図16中、基板101の底面の層はソルダーレジスト108である。

【0005】 図16に示したように、プリント基板等の配線基板101上にLSIチップ102を搭載したものは、P-BGAと称される半導体装置であるが、高密度配線が可能なTAB (Tape Automated Bonding) テープを用いたものが、T-BGAである。T-BGAは多ピン化を実現できる技術である。

【0006】 図17は従来の半導体装置として、T-BGAの構造を示す主要な断面図である。

【0007】 図17に示すように、T-BGAは、微細配線が可能なポリイミドテープ201と銅箔パターン202とよりなるテープ基材 (TABテープ) を用い、LSIチップ203上に形成されたバンプと呼ばれる突起電極204とテープ基材上の銅箔パターン202を介してテープ基材の開口部に形成されたインナーリード202aとが熱圧着により接合されている。そしてLSIチップ203やインナーリード202aを外力や湿気、汚染物などの悪い環境から電氣的、物理的に保護するため、LSIチップ203の表面とインナーリード202aに樹脂205がポッティングされて被覆されている。樹脂205はポッティング後に加熱して硬化されるものである。次に、補強板であるスティフナー206を接着剤207を介してポリイミドテープ201上に装着し、最後にインナーリード202aに半田ボール208を取付け、T-BGAの形態を構成するものである。なお、図17中、テープ基材の底面の層はソルダーレジスト209である。

【0008】

【発明が解決しようとする課題】しかしながら前記従来の P-BGA タイプ、T-BGA タイプの半導体装置では、以下の課題がある。すなわち、基板、基材にポリイミド材、ポリイミドテープを用いていることから、その基板テープの価格がそのまま製品価格に反映することになり、結果としてコスト低減には多大な困難を伴うという課題がある。また、T-BGA では補強板（スティフナー）の取り付けや、P-BGA、T-BGA では多ピン化した外部端子への半田ボールの取り付けが発生し、その材料、および工数が必要になり、製品コストを上昇させるという課題がある。

【0009】さらに、従来の P-BGA、T-BGA では、基板配線やインナーリードから引き回された外部端子の占める面積が、搭載した LSI チップのチップサイズより大きくなるため、半導体装置としてパッケージ構成した際の外形サイズが大きくなり、実装時の占有面積も大きくなり、より高密度な実装ができないという課題がある。

【0010】本発明は、前記従来の課題を解決するもので、転写工法に着目し、テープ基材を用いて、低コストでコンパクトな高密度実装タイプの半導体装置およびその製造方法ならびに半導体装置の実装方法を提供することを目的とする。

【0011】

【課題を解決するための手段】前記従来の課題を解決するために本発明の半導体装置は、その一主面に複数の電極パッドを有した半導体素子と、前記半導体素子の複数の電極とその先端部が接続した金属箔よりなる複数のリード部と、前記リード部の末端部を除くリード部表面に設けられた絶縁層と、少なくとも前記リード部の末端部を露出させて前記半導体素子の前記主面と側面の一部とを封止した封止樹脂とよりなる半導体装置であって、前記封止樹脂より露出した末端部の先端が外部端子を構成している半導体装置である。

【0012】具体的には、リード部の末端部は段差を有して半導体素子の主面上方に折り曲げられ、末端部の先端が封止樹脂より露出して外部端子を構成している半導体装置である。

【0013】また、封止樹脂より露出したリード部の末端部の先端が一平面を有して外部端子を構成している半導体装置である。

【0014】また、封止樹脂より露出したリード部の末端部の先端が突出部を有して外部端子を構成している半導体装置である。

【0015】また本発明の半導体装置は、その一主面に複数の電極パッドを有した半導体素子と、前記半導体素子の複数の電極とその先端部が接続した金属箔よりなる複数のリード部と、前記リード部の末端部を除くリード部表面に設けられた絶縁層とよりなる半導体装置であって、前記リード部は前記半導体素子の主面から側面を経

由してその裏面に配置され、前記半導体素子の裏面でその末端部が前記絶縁層より露出して外部端子を構成している半導体装置である。

【0016】具体的には、半導体素子とリード部との間には両者を固定する接着用の樹脂が介在している半導体装置である。

【0017】本発明の半導体装置の製造方法は、可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、少なくとも前記テープ部材と前記半導体素子の間隙に封止樹脂を注入して樹脂封止する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなる半導体装置の製造方法である。

【0018】また本発明の半導体装置の製造方法は、可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、前記接着剤層およびテープ基材を貫通して設けられたスルーホールと、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置されるとともに、前記スルーホールにその先端が嵌合されて前記テープ基材面に前記先端が露出し、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、少なくとも前記テープ部材と前記半導体素子の間隙に封止樹脂を注入して樹脂封止する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなる半導体装置の製造方法である。

【0019】また本発明の半導体装置の製造方法は、可撓性を有したテープ基材と、前記テープ基材の一表面上に第 1 の面積を有して設けられた接着剤層と、前記接着剤層上に第 2 の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接

着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は突出部を有しているテープ部材を用意する工程と、電極パッドを有した半導体素子を用意する工程と、前記テープ部材の少なくともリード部上に接着用の樹脂を形成する工程と、前記半導体素子の電極パッドと前記テープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程と、前記テープ部材を接続した半導体素子を包囲するように折り曲げ加工して前記半導体素子の底面側に前記テープ部材のリード部の末端部を配置し、前記半導体素子の外面と前記テープ部材とを前記接着用の樹脂で接着する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなる半導体装置の製造方法である。

【0020】具体的に、電極パッドを有した半導体素子を用意する工程は、前記電極パッドに突起電極を有した半導体素子を用意する工程である半導体装置の製造方法である。

【0021】また、半導体素子の電極パッドとテープ部材のリード部の先端部とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続する工程は、前記テープ部材側から加熱加圧して前記電極パッドと前記リード部の先端部とを圧着する工程である半導体装置の製造方法である。

【0022】また、テープ部材を接着剤層とともに剥離する工程は、前記テープ部材に対して加熱処理し、前記接着剤層の接着力を低下させることにより剥離する工程である半導体装置の製造方法である。

【0023】また、テープ部材を接着剤層とともに剥離する工程は、前記テープ部材に対して紫外線照射処理し、前記接着剤層の接着力を低下させることにより剥離する工程である半導体装置の製造方法である。

【0024】さらに本発明の半導体装置の製造方法は、その面内に複数の半導体素子が形成された半導体ウェハを用意し、各半導体素子の電極パッド上に突起電極を形成する工程と、前記半導体ウェハ上に樹脂層を形成する工程と、可撓性を有したテープ基材と、前記テープ基材の一表面上に第1の面積を有して設けられた接着剤層と、前記接着剤層上に第2の面積を有して設けられた絶縁層と、接続すべき半導体素子の電極と対応した配置を有して前記接着剤層上に設けられた金属箔よりなる複数のリード部とよりなり、前記リード部の先端部は前記絶縁層上に配置され、前記リード部の末端部は前記接着剤層上に配置され、絶縁層と接着剤層との境界部分において前記リード部の末端部は屈曲部を有しているテープ部材を用意する工程と、前記半導体ウェハの各半導体素子の電極パッドと前記テープ部材のリード部の先端部

とを位置合わせし、前記電極パッドと前記リード部の先端部とを突起電極を介して接続し、前記半導体ウェハに前記テープ部材を接続する工程と、前記テープ部材が接続した半導体ウェハに対して、個々の半導体素子ごとに分割する工程と、前記テープ部材を前記接着剤層とともに剥離する工程とよりなる半導体装置の製造方法である。

【0025】本発明の半導体装置の実装方法は、その底面に外部電極を備えた半導体装置を複数個用意する工程と、可撓性を有したテープ基材上に配線を有して回路構成されたテープ部材を用意する工程と、前記半導体装置の外部端子と前記テープ部材の配線とをそれぞれ接続してテープ部材の同一面上に複数の半導体装置を搭載する工程と、前記テープ部材と前記半導体装置との間に封止樹脂を設けて両者を固定する工程と、前記テープ部材を折り畳み、複数の半導体装置の各半導体装置の底面どうしを前記テープ部材を介した状態で向かい合わせ、折り重なったテープ部材の間に緩衝用樹脂を設けて固定する工程と、折り重なった半導体装置の上面どうしを緩衝用樹脂を設けて固定し、三次元的に複数の半導体装置を実装する半導体装置の実装方法である。

【0026】前記構成の通り、本発明の半導体装置は、外形自体が搭載している半導体素子（チップ）の大きさに近いコンパクトな構成を有し、基板実装時の占有面積を低減することができ、高密度実装が可能な半導体装置を得ることができるものである。

【0027】そして特にその製造方法においては、テープ部材に接着剤層、絶縁層、金属箔よりなるリード部を形成し、そのテープ部材を用いて、半導体素子上にリード部等を転写形成することにより、外形自体が搭載している半導体素子（チップ）の大きさに近いコンパクトな構成を実現でき、基板実装時の占有面積を低減することができ、高密度実装が可能な半導体装置を得ることができる。

【0028】またテープ部材の可撓性を最大限に活用し、半導体装置を回路構成されたテープ部材上に複数個搭載固定し、テープを折り畳むことにより、コンパクトな三次元実装構造を実現することができる。

【0029】

【発明の実施の形態】以下、本発明の半導体装置およびその製造方法ならびに半導体装置の実装方法の一実施形態について、図面を参照しながら説明する。

【0030】まず本発明の第1の実施形態について説明する。

【0031】図1は本実施形態の半導体装置を示す断面図である。

【0032】図1に示すように、本実施形態の半導体装置は、一主面、例えば表面に複数の電極パッドを有したLSIチップ等の半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金（Au）バンプ等の

突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面と側面の一部とにかかるように封止したエポキシ系の封止樹脂5とよりなる半導体装置であり、封止樹脂5より露出したリード部2の末端部2bの先端が外部端子6を構成しているチップサイズと同等の半導体装置である。

【0033】そして具体的には、リード部2の末端部2bは段差を有して半導体素子1の主面上方に折り曲げられ、末端部2bの先端が樹脂5より露出して外部端子6を構成しており、また樹脂5より露出したリード部2の末端部2bの先端部分は平坦な面を有して外部端子6を構成している半導体装置である。またリード部2の先端部2aと半導体素子1の電極パッド上の突起電極3とは、突起電極3の材料の金(Au)とリード部2のメッキ層であるスズ(Sn)とが、Au-Sn共晶結合により接合されているものである。

【0034】本実施形態の半導体装置は、その外形自体が搭載している半導体素子(チップ)の大きさに近いコンパクトな構成を有することにより、基板実装時の占有面積を低減することができ、高密度実装が可能な半導体装置である。

【0035】次に本実施形態の半導体装置の製造方法について説明する。図2～図4は本実施形態の半導体装置の製造方法を示す図であり、図2は平面図、図3、図4は工程ごとの断面図である。

【0036】まず本実施形態で用いるテープ部材について説明する。

【0037】図2に示すように、本実施形態で用いるテープ部材は、ポリイミドテープからなる可撓性を有したテープ基材7と、テープ基材7の一表面上に第1の面積を有して設けられた四角形状の接着剤層8と、接着剤層8上に第2の面積を有して設けられたソルダーレジストよりなる絶縁層4と、接続すべき半導体素子の電極パッドと対応した配置を有して接着剤層8上に設けられた銅箔等の金属箔よりなる複数のリード部2とよりなるテープ部材であって、リード部2の先端部2aは絶縁層4上に配置され、リード部2の末端部2bは接着剤層8上に配置され、絶縁層4と接着剤層8との境界部分においてリード部2の末端部2bは屈曲部を有しているテープ部材である。そしてテープ基材7上の接着剤層8の第1の面積は、接続すべき半導体素子の面積よりも大きい面積を有し、また絶縁層4の第2の面積よりも大きい構成を有している。また絶縁層4の第2の面積は接続すべき半導体素子の面積よりも小さいものである。

【0038】また本実施形態で用いるテープ部材において、接着剤層8は紫外線照射によりそれ自体が硬化することにより、接着力が低下する接着剤よりなるものであ

り、または加熱により接着力が低下する性質を有した接着剤よりなるものである。この接着剤の性質を利用することにより、このテープ部材を転写工法に用いることができるものである。

【0039】なお、本実施形態のテープ部材において、テープ基材7は、厚さ25[μm]～38[μm]、幅が35、48、70[mm]のうち半導体素子に対応して適宜選択するものであり、長尺方向は連続するテープ状である。そしてリード2は銅箔より構成され、表面にはスズ(Sn)メッキされているものである。リード部2の材質は銅以外の金属箔でもよい。

【0040】以上のように構成されたテープ部材を用いて、本実施形態の半導体装置を製造する工法について、以下、説明する。

【0041】まず図3(a)に示すように、ポリイミドテープからなるテープ基材7と、テープ基材7の一表面上に第1の面積を有して設けられた四角形状の接着剤層8と、接着剤層8上に第2の面積を有して設けられた絶縁層4と、接続すべき半導体素子の電極パッドと対応した配置を有して接着剤層8上に設けられた銅箔等の金属箔よりなる複数のリード部2とよりなり、リード部2の先端部2aは絶縁層4上に配置され、リード部2の末端部2bは接着剤層8上に配置され、絶縁層4と接着剤層8との境界部分においてリード部2の末端部2bは屈曲部を有しているテープ部材を用意するとともに、接続すべき半導体素子1として、表面の電極パッド上に金バンパ等の突起電極3が形成された半導体素子を用意する。なお、この場合、半導体素子の電極パッド上に突起電極を設けるかわりに、テープ部材のリード部の先端部の半導体素子と接続すべき部分に突起電極を形成してもよい。

【0042】そして図3(b)、図3(c)に示すように、半導体素子1の電極パッドとテープ部材のリード部2の先端部2aとを位置合わせし、電極パッドとリード部2の先端部2aとを突起電極3を介して電氣的に接続する。この接続は、テープ部材側からボンディングツール9の温度が約400～500[℃]のもので、リード2と突起電極3が熱圧着され、Au-Snの共晶結合により接合されるものである。なお接合は、金属の溶融があればよい。またリード部2と半導体素子1の突起電極3との接続は、一括して行われるものである。

【0043】図3(d)は、半導体素子1の電極パッドとテープ部材のリード部2の先端部2aが突起電極を介して接続された状態の構造を示す。この状態で、半導体素子1とテープ部材、すなわち半導体素子1表面とテープ部材のリード部2との間には後工程の封止樹脂が充填されるスペースが形成される。

【0044】次に図4(a)に示すように、少なくともテープ部材と半導体素子1の間隙に対して、熱硬化性のエポキシ系樹脂よりなる封止樹脂5を樹脂塗布ノズル1

0により注入して樹脂封止する。この樹脂封止は、ディスペンス方式で描画して行い、充填被覆後は樹脂を熱硬化させる。

【0045】図4（b）には、半導体素子1とテープ部材との間隙、および半導体素子1の側面の一部が封止樹脂5で充填被覆された状態を示す。

【0046】次に図4（c）に示すように、テープ部材側から紫外線を照射、または加熱することにより、テープ部材のテープ基材7上の接着剤層8の接着力を低下させる。

【0047】そして図4（d）に示すように、テープ部材を引き剥がすことにより、テープ基材7上に形成されていた絶縁層4、リード部2は、封止樹脂5の側に転写される。すなわちここでは、テープ部材のテープ基材7を接着力の低下した接着剤層8とともに剥離することにより、テープ部材に形成されていた金属箔よりなるリード部2、絶縁層4を半導体素子1側に転写形成するものである。

【0048】テープ部材を剥離除去することにより、図4（e）に示すように、半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金（Au）バンパ等の突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面と側面の一部とにかかるように封止したエポキシ系の封止樹脂5とよりなり、封止樹脂5より露出したリード部2の末端部2bの先端が外部端子6を構成している半導体素子1と同等サイズのコンパクトな構成の半導体装置が製造されるものである。

【0049】本実施形態において、テープ部材を接着剤層8とともに剥離する工程は、テープ部材に対して加熱処理し、接着剤層8の接着力を低下させることにより剥離しても、またはテープ部材に対して紫外線照射処理し、接着剤層8の接着力を低下させることにより剥離するなど、接着剤層8の接着力を低下させるものであればよい。ただし、接着剤層8自体はテープ基材7との接着性が保持されるものである。

【0050】次に本発明の第2の実施形態について説明する。

【0051】図5は本実施形態の半導体装置を示す断面図である。

【0052】図5に示すように、本実施形態の半導体装置は、一主面、例えば表面に複数の電極パッドを有したLSIチップ等の半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金（Au）バンパ等の突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストより

なる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面と側面の一部とにかかるように封止したエポキシ系の封止樹脂5とよりなる半導体装置であり、封止樹脂5より露出したリード部2の末端部2bの先端が突出部2cを有して外部端子6を構成しているチップサイズと同等の半導体装置である。

【0053】本実施形態の半導体装置は、リード部2の末端部2bが突出部2cを有して外部端子6を構成しているため、基板実装の際のスタンドオフを有しているものであり、実装の信頼性の高い半導体装置である。

【0054】なお、本実施形態の半導体装置において、他の具体構成は前記した図1に示した半導体装置と同様の構成を有している。

【0055】次に本実施形態の半導体装置の製造方法について説明する。図6～図8は本実施形態の半導体装置の製造方法を示す図であり、図6は詳細を省略し、特にスルーホールを示した平面図、図7、図8は工程ごとの断面図である。

【0056】まず本実施形態で用いるテープ部材について説明する。

【0057】図6に示すように、本実施形態で用いるテープ部材は、基本構成は図2に示したテープ部材と同様であるが、スルーホールを有し、そのスルーホールにリード部の末端が入り込んで突出部を構成しているものである。すなわち、ポリイミドテープからなるテープ基材7と、テープ基材7の一表面上に第1の面積を有して設けられた四角形状の接着剤層（図示せず）と、接着剤層上に第2の面積を有して設けられたソルダーレジストよりなる絶縁層4と、接着剤層およびテープ基材7を貫通して設けられたスルーホール11と、接続すべき半導体素子の電極パッドと対応した配置を有して接着剤層上に設けられた銅箔等の金属箔よりなる複数のリード部とよりなるテープ部材であって、リード部の先端部は絶縁層4上に配置され、リード部の末端部は接着剤層上に配置されるときともに、スルーホール11にその先端が嵌合されてテープ基材7面に先端が露出し、絶縁層4と接着剤層との境界部分においてリード部の末端部は屈曲部を有しているテープ部材である。そしてテープ基材7上の接着剤層の第1の面積は、接続すべき半導体素子の面積よりも大きい面積を有し、また絶縁層4の第2の面積よりも大きい構成を有している。また絶縁層4の第2の面積は接続すべき半導体素子の面積よりも小さいものである。

【0058】また本実施形態で用いるテープ部材において、同様に接着剤層は紫外線照射によりそれ自体が硬化することにより、接着力が低下する接着剤よりなるものであり、または加熱により接着力が低下する性質を有した接着剤よりなるものである。この接着剤の性質を利用することにより、このテープ部材を転写工法に用いることができるものである。

【0059】以上のように構成されたテープ部材を用いて、本実施形態の半導体装置を製造する工法について、以下、説明する。

【0060】まず図7(a)に示すように、ポリイミドテープからなるテープ基材7と、テープ基材7の一表面上に第1の面積を有して設けられた四角形状の接着剤層8と、接着剤層8上に第2の面積を有して設けられた絶縁層4と、接着剤層8およびテープ基材7を貫通して設けられたスルーホール11と、接続すべき半導体素子の電極パッドと対応した配置を有して接着剤層8上に設けられた銅箔等の金属箔よりなる複数のリード部2とよりなり、リード部2の先端部2aは絶縁層4上に配置され、リード部2の末端部2bは接着剤層8上に配置されるとともに、スルーホール11にその先端が嵌合されてテープ基材7面に先端(突出部2c)が露出し、絶縁層4と接着剤層8との境界部分においてリード部2の末端部2bは屈曲部を有しているテープ部材を用意するとともに、接続すべき半導体素子1として、表面の電極パッド上に金バンプ等の突起電極3が形成された半導体素子を用意する。なお、この場合、半導体素子の電極パッド上に突起電極を設けるかわりに、テープ部材のリード部の先端部の半導体素子と接続すべき部分に突起電極を形成してもよい。

【0061】そして図7(b)に示すように、半導体素子1の電極パッドとテープ部材のリード部2の先端部2aとを位置合わせし、電極パッドとリード部2の先端部2aとを突起電極3を介して電氣的に接続する。この接続は、テープ部材側からボンディングツールの温度が約400~500[°C]のもとで、リード2と突起電極3が熱圧着され、Au-Snの共晶結合により接合されるものである。なお接合は、金属の熔融があればよい。またリード部2と半導体素子1の突起電極3との接続は、一括して行われるものである。

【0062】次に図7(c)に示すように、少なくともテープ部材と半導体素子1の間隙に対して、熱硬化性のエポキシ系樹脂よりなる封止樹脂5を樹脂塗布ノズルにより注入して樹脂封止する。この樹脂封止は、ディスペンス方式で描画して行い、充填被覆後は樹脂を熱硬化させる。図7(c)は、半導体素子1とテープ部材との間隙、および半導体素子1の側面の一部が封止樹脂5で充填被覆された状態を示す。

【0063】次に図8(a)に示すように、テープ部材側から紫外線を照射、または加熱することにより、テープ部材のテープ基材7上の接着剤層8の接着力を低下させる。

【0064】そして図8(b)に示すように、テープ部材を引き剥がすことにより、テープ基材7上に形成されていた絶縁層4、リード部2は、封止樹脂5の側に転写される。すなわちここでは、テープ部材のテープ基材7を接着力の低下した接着剤層8とともに剥離することに

より、テープ部材に形成されていた金属箔よりなるリード部2、絶縁層4を半導体素子1側に転写形成するものである。

【0065】テープ部材を剥離除去することにより、図8(c)に示すように、表面に複数の電極パッドを有したLSIチップ等の半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金(Au)バンプ等の突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面と側面の一部とにかかるとともに封止したエポキシ系の封止樹脂5とよりなる半導体装置であり、封止樹脂5より露出したリード部2の末端部2bの先端が突出部2cを有して外部端子6を構成しているチップサイズと同等の半導体装置が製造されるものである。

【0066】本実施形態では、テープ部材にスルーホールを設けることにより、リード部をスルーホールに入り込ませて形成でき、その結果、転写形成した際には半導体装置の底面側に突出した外部端子を形成し、スタンドオフを有した半導体装置を実現できるものである。

【0067】次に本発明の第3の実施形態について説明する。

【0068】図9は本実施形態の半導体装置を示す断面図である。

【0069】図9に示すように、本実施形態の半導体装置は、一主面、例えば表面に複数の電極パッドを有したLSIチップ等の半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金(Au)バンプ等の突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4とよりなり、リード部2は半導体素子1の表面から側面を経由してその裏面にまで配置され、半導体素子1の裏面でその末端部2bが絶縁層4より露出して外部端子6を構成しているチップサイズと同等の半導体装置である。

【0070】また本実施形態の半導体装置は、半導体素子1とリード部2との間には両者を固定する接着用の接着剤樹脂12が介在しているものである。また半導体素子1の底面は露出しているので放熱性を損なうことはない。

【0071】本実施形態の半導体装置は、半導体素子1の周囲が接着剤樹脂12を介してリード部2で包囲され、半導体素子1の底面に外部端子6を配置した小型の半導体装置である。

【0072】なお、本実施形態の半導体装置において、他の具体構成は前記した各実施形態に示した半導体装置と同様の構成を有している。

【0073】次に本実施形態の半導体装置の製造方法について説明する。図10、図11は本実施形態の半導体装置の製造方法を示す図であり、工程ごとの断面図である。

【0074】まず図10(a)に示すように、ポリイミドテープからなるテープ基材7と、テープ基材7の一表面上に第1の面積を有して設けられた接着剤層8と、接着剤層8上に第2の面積を有して設けられたソルダーレジストよりなる絶縁層4と、接続すべき半導体素子の電極と対応した配置を有して接着剤層8上に設けられた銅箔等の金属箔よりなる複数のリード部2とよりなり、リード部2の先端部2aは絶縁層4上に配置され、リード部2の末端部2bは接着剤層8上に配置され、絶縁層と接着剤層との境界部分においてリード部2の末端部2bは突出部2cを有しているテープ部材を用意し、そのテープ部材の少なくともリード部2上に接着用樹脂12を形成する。また表面の電極パッドに突起電極3が形成された半導体素子1を用意する。ここで用いる接着用樹脂12は封止用の樹脂を用いてもよい。

【0075】次に図10(b)に示すように、半導体素子1の電極パッドとテープ部材のリード部2の先端部2aとを位置合わせし、電極パッドとリード部2の先端部2aとを突起電極3を介して電気的に接続する。ここで半導体素子1のテープ部材との間には接着用樹脂12が充填される。またこの接続は、テープ部材側からボンディングツール9の温度が約400～500[℃]のもとで、リード2と突起電極3が熱圧着され、Au-Snの共晶結合により接合されるものである。なお接合は、金属の溶融があればよい。またリード部2と半導体素子1の突起電極3との接続は、一括して行われるものである。

【0076】図10(c)は、図10(b)の状態から反転させ、半導体素子1の電極パッドとテープ部材のリード部2の先端部2aが突起電極3を介して接続された状態の構造を示す。

【0077】次に図10(d)に示すように、テープ部材を接続した半導体素子1を包囲するように折り曲げ加工し、半導体素子1の底面側にテープ部材のリード部2の末端部2bを配置し、半導体素子1の外周とテープ部材とを接着用樹脂12で接着する。

【0078】図10(e)には、テープ部材を折り曲げて、半導体素子1の外周とテープ部材とを接着用樹脂12で接着し、半導体素子1の底面側にリード部2の末端部2bを配置した状態を示している。

【0079】次に図11(a)に示すように、半導体素子1の裏面側から紫外線を照射、または加熱することにより、テープ部材のテープ基材7上の接着剤層8の接着力を低下させる。

【0080】そして図11(b)に示すように、テープ部材を引き剥がすことにより、テープ基材7上に形成さ

れていた絶縁層4、リード部2は、半導体素子1側に転写される。すなわちここでは、テープ部材のテープ基材7を接着力の低下した接着剤層8とともに剥離することにより、テープ部材に形成されていた金属箔よりなるリード部2、絶縁層4を半導体素子1側に転写形成するものである。テープ部材を剥離することにより、表面に複数の電極パッドを有したLSIチップ等の半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが金(Au)バンプ等の突起電極3を介して接続した銅箔等の金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられ、実質的に半導体素子1の外周を封止したソルダーレジストよりなる絶縁層4とよりなり、リード部2は半導体素子1の表面から側面を経由してその裏面にまで配置され、半導体素子1の裏面でその末端部2bが突出部2cを有して絶縁層4より露出して外部端子6を構成しているチップサイズと同等の半導体装置を得るものである。

【0081】次に本発明の第4の実施形態について説明する。

【0082】図12、図13は本実施形態の半導体装置の製造方法を示す断面図であり、ここでは代表的に図1に示したような構造の半導体装置をウェハーレベルで製造する例を説明する。

【0083】まず図12(a)に示すように、その面内に複数の半導体素子が形成された半導体ウェハー13を用意し、各半導体素子の電極パッド上に突起電極を形成する。

【0084】次に図12(b)に示すように、半導体ウェハー13上に封止樹脂5を均一に形成する。

【0085】次に図12(c)に示すように、半導体ウェハー13全面に対して、詳細構成は省略するが、図2に示した構成の通り、ポリイミドテープからなるテープ基材と、テープ基材の一表面上に第1の面積を有して設けられた四角形状の接着剤層と、接着剤層上に第2の面積を有して設けられたソルダーレジストよりなる絶縁層と、接続すべき半導体素子の電極パッドと対応した配置を有して接着剤層上に設けられた銅箔等の金属箔よりなる複数のリード部とよりなるテープ部材であって、リード部の先端部は絶縁層上に配置され、リード部の末端部は接着剤層上に配置され、絶縁層と接着剤層との境界部分においてリード部の末端部は屈曲部を有しているテープ部材14を封止樹脂5により貼付する。図中、接着剤層は省略している。

【0086】そして図12(d)に示すように、テープ部材14を貼付した後は封止樹脂5を熱硬化させる。

【0087】次に図12(e)に示すように、テープ部材14が貼付された半導体ウェハー13に対して、回転ブレード15により個々の半導体素子単位に分割する。このダイシング処理は、半導体ウェハーの底面を別のダ

イシシングシートに貼り付けて行う。

【0088】図13(a)には、半導体ウェハを個々の半導体素子単位の個片16に分割した状態を示し、図13(b)は個片の拡大した断面を示し、半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが突起電極3を介して接続した金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面を封止したエポキシ系の封止樹脂5とよりなり、テープ部材14がまだ貼付されている状態である。

【0089】次に図13(c)、図13(d)に示すように、個片16に対して加熱処理することにより、テープ部材14を引き剥がして除去し、テープ部材14からリード部、絶縁層を半導体素子側に転写形成する。

【0090】図13(e)には、半導体ウェハ状態から半導体装置を製造した状態を示し、半導体素子1と、その半導体素子1の複数の電極パッドと先端部2aが突起電極3を介して接続した金属箔よりなる複数のリード部2と、リード部2の末端部2bを除くリード部表面を覆うように設けられたソルダーレジストよりなる絶縁層4と、少なくともリード部2の末端部2bを露出させて半導体素子1の表面を封止したエポキシ系の封止樹脂5とよりなる半導体装置を効率よく製造できるものである。

【0091】次に本発明の別の実施形態について説明する。

【0092】本実施形態では半導体装置の効果的な三次元実装方法について、テープを用いた形態を説明する。

【0093】図14、図15は本実施形態の半導体装置の実装方法を示す図である。

【0094】まず図14(a)に示すように、テープ基材上に配線17を有して回路構成されたテープ部材18を用意する。また前記実施形態の図1に示したような底面に外部電極を備えた半導体装置を複数個用意する。

【0095】そして図15(b)に示すように、半導体装置19の外部端子20とテープ部材18の配線17

(図示せず)とをそれぞれ接続して、テープ部材18の同一面上に複数個の半導体装置19を搭載する。また半導体装置19とテープ部材18との間隙に封止樹脂21を注入し、両者間を充填被覆して固定する。

【0096】図15(c)は半導体装置をテープ部材上に接続した状態を示す拡大図であり、テープ部材18上に半導体装置19が固定され、その半導体装置19は、複数の電極パッドを有したLSIチップ等の半導体素子22と、半導体素子22の複数の電極とその先端部23aが接続した銅箔等の金属箔よりなる複数のリード部23と、前記リード部23の末端部23bを除くリード部表面に設けられた絶縁層24と、半導体素子22の主面

と側面の一部とを封止した封止樹脂21とより構成されている。

【0097】そして図15(d)に示すように、テープ部材18を折り畳み、複数の半導体装置19の各半導体装置の底面どうしをテープ部材18を介した状態で向かい合わせ、折り重なったテープ部材18の間に緩衝用樹脂25を設けて固定するとともに、折り重なった半導体装置19の上面どうしを緩衝用樹脂25を設けて固定し、三次元的に複数の半導体装置を実装する。

10 【0098】半導体装置どうし、またはテープ部材18間を固定する緩衝用樹脂25は、エラストマー弾性絶縁樹脂を用いる。そして緩衝用樹脂25は、ポッティングにより形成され、厚みは200~400[μm]の範囲で設ける。

【0099】以上のような実装方法により、テープ部材のフレキシブルな特性を有効に作用させ、複数の半導体装置をコンパクトに実装することができ、基板実装面積を低減することができる。

20 【0100】以上、各実施形態で説明した通り、テープ部材に接着剤層、絶縁層、金属箔よりなるリード部を形成し、そのテープ部材を用いて、半導体素子上にリード部等を転写形成することにより、外形自体が搭載している半導体素子(チップ)の大きさに近いコンパクトな構成を実現でき、基板実装時の占有面積を低減することができ、高密度実装が可能な半導体装置を得ることができる。

【0101】また各実施形態で説明した構造の半導体装置を回路構成されたテープ部材上に複数個搭載固定し、テープを折り畳むことにより、コンパクトな三次元実装構造を実現することができる。

【0102】

【発明の効果】以上、本発明の半導体装置は、外形自体が搭載している半導体素子(チップ)の大きさに近いコンパクトな構成を有し、基板実装時の占有面積を低減することができ、高密度実装が可能な半導体装置を得ることができるものである。

【0103】また本発明の半導体装置の製造方法においては、テープ部材に接着剤層、絶縁層、金属箔よりなるリード部を形成し、そのテープ部材を用いて、半導体素子上にリード部等を転写形成することにより、チップの大きさに近いコンパクトな半導体装置を実現できるものである。

【0104】さらに、配線を有した回路構成、リード(電極パッド)が形成されたテープ基材は、従来のT C P製造工程を利用することができ、厚みを薄くする等の工夫があり、使用材料を削減しているため、半導体装置を製造する際、コスト低減を実現できるものである。

【図面の簡単な説明】

【図1】本発明の一実施形態の半導体装置を示す断面図

50 【図2】本発明の一実施形態の半導体装置の製造方法を

示す平面図

【図 3】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 4】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 5】本発明の一実施形態の半導体装置を示す断面図

【図 6】本発明の一実施形態の半導体装置の製造方法を示す平面図

【図 7】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 8】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 9】本発明の一実施形態の半導体装置を示す断面図

【図 10】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 11】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 12】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 13】本発明の一実施形態の半導体装置の製造方法を示す断面図

【図 14】本発明の一実施形態の半導体装置の実装方法を示す図

【図 15】本発明の一実施形態の半導体装置の実装方法を示す図

【図 16】従来の半導体装置を示す断面図

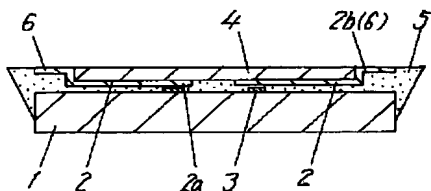
【図 17】従来の半導体装置を示す断面図

【符号の説明】

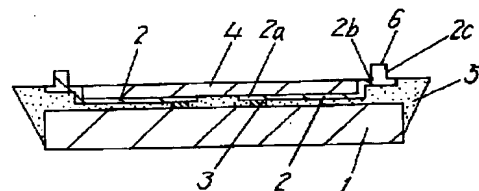
- 1 半導体素子
- 2 リード部
- 2 a 先端部
- 2 b 末端部
- 2 c 突出部
- 3 突起電極
- 4 絶縁層
- 5 封止樹脂
- 6 外部端子
- 7 テープ基材

- 8 接着剤層
- 9 ボンディングツール
- 10 樹脂塗布ノズル
- 11 スルーホール
- 12 接着用樹脂
- 13 半導体ウェハー
- 14 テープ部材
- 15 回転ブレード
- 16 個片
- 17 配線
- 18 テープ部材
- 19 半導体装置
- 20 外部端子
- 21 封止樹脂
- 22 半導体素子
- 23 リード部
- 23 a 先端部
- 23 b 末端部
- 24 絶縁層
- 25 緩衝用樹脂
- 101 配線基板
- 102 LSIチップ
- 103 ワイヤ
- 104 配線
- 105 樹脂
- 106 スルーホール
- 107 半田ボール
- 108 ソルダーレジスト
- 201 ポリイミドテープ
- 202 銅箔パターン
- 202 a インナーリード
- 203 LSIチップ
- 204 突起電極
- 205 樹脂
- 206 スティフナー
- 207 接着剤
- 208 半田ボール
- 209 ソルダーレジスト

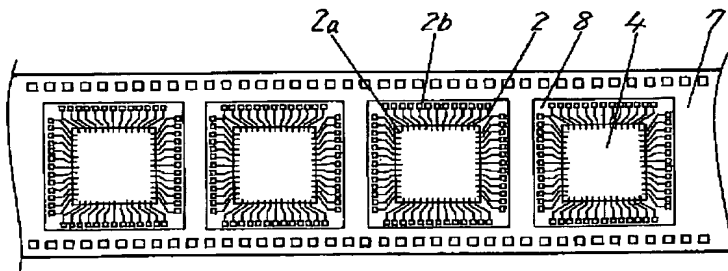
【図 1】



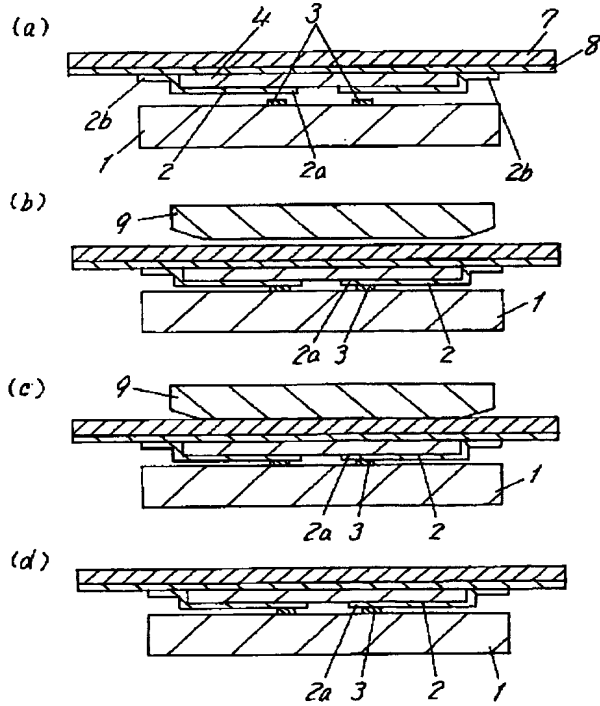
【図 5】



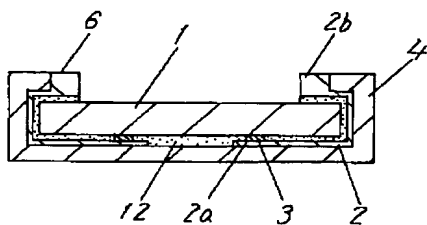
【図2】



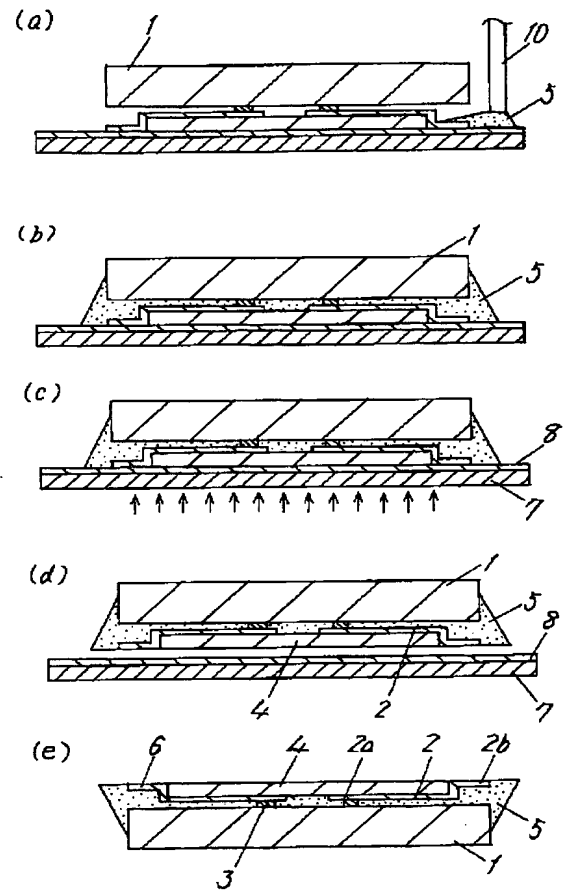
【図3】



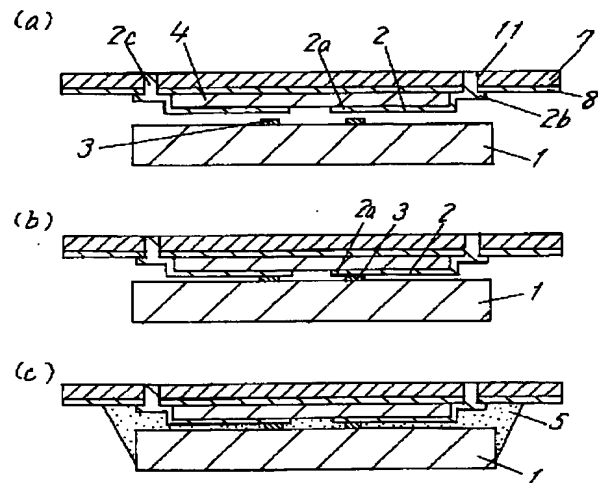
【図9】



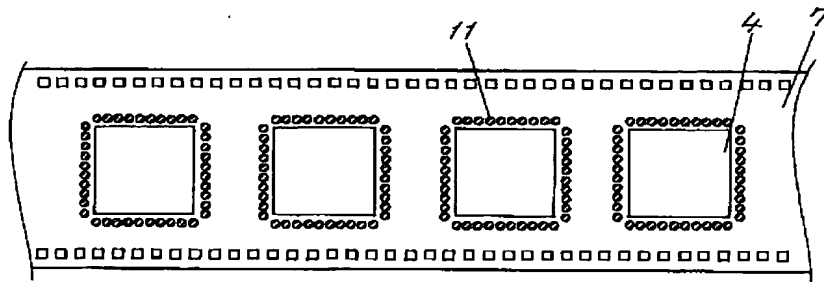
【図4】



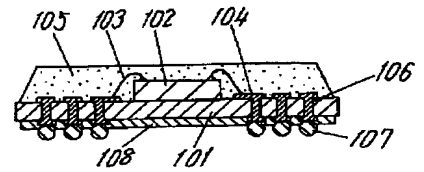
【図7】



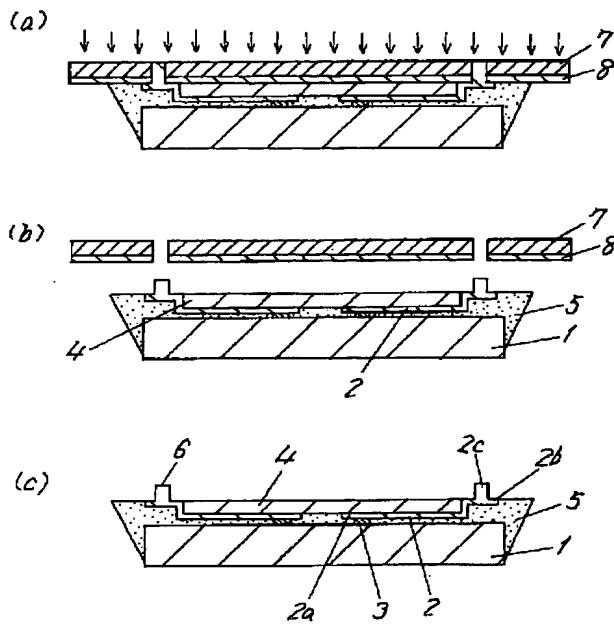
【図6】



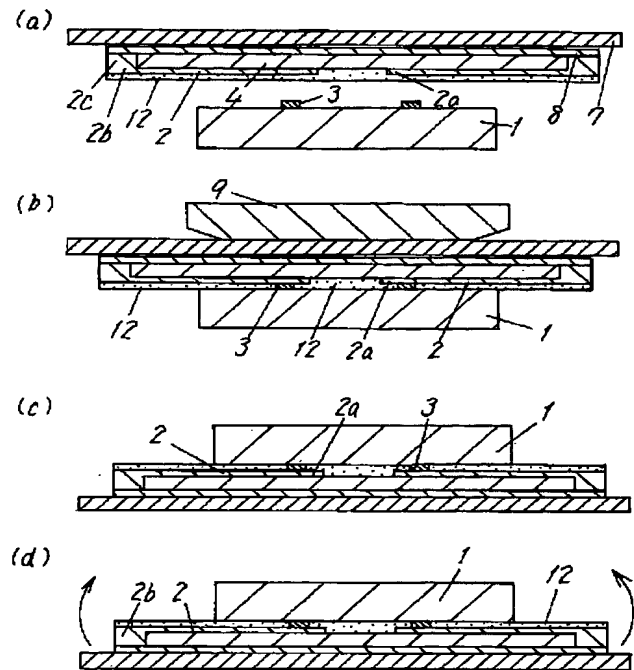
【図16】



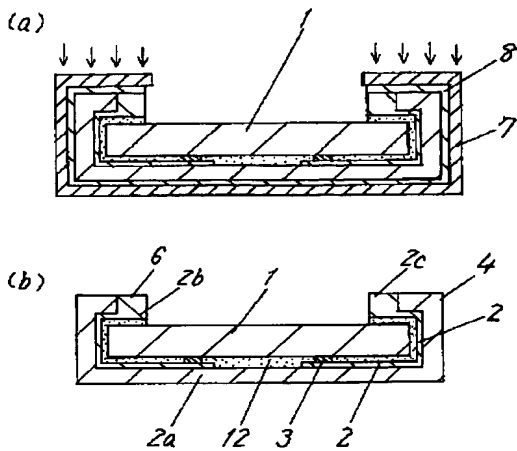
【図8】



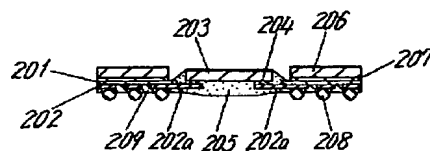
【図10】



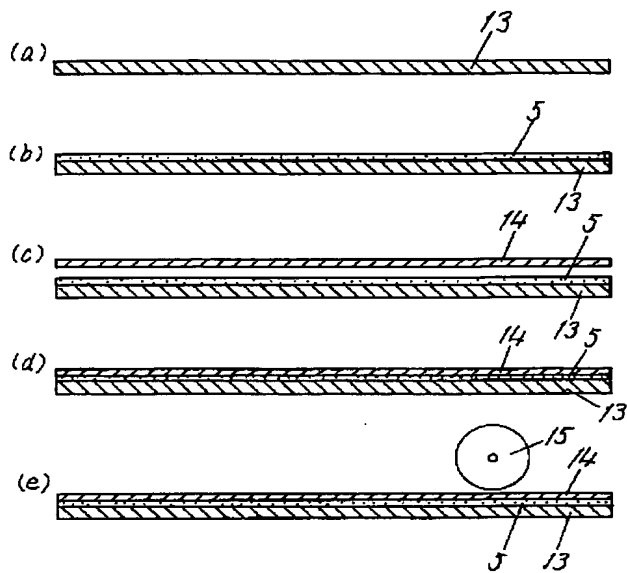
【図11】



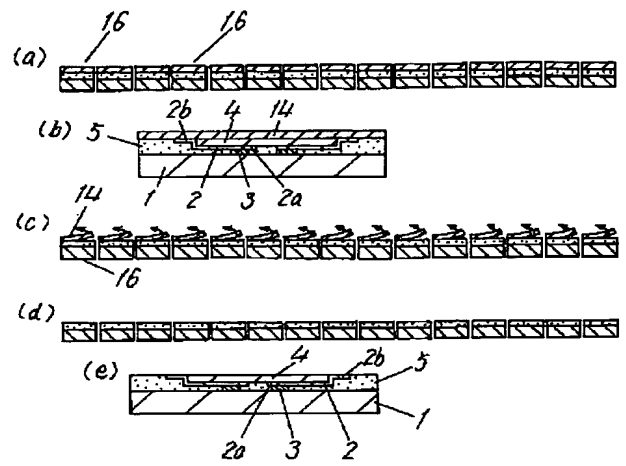
【図17】



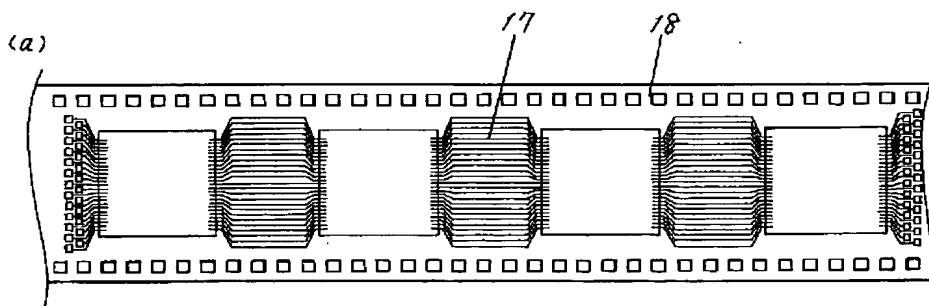
【図12】



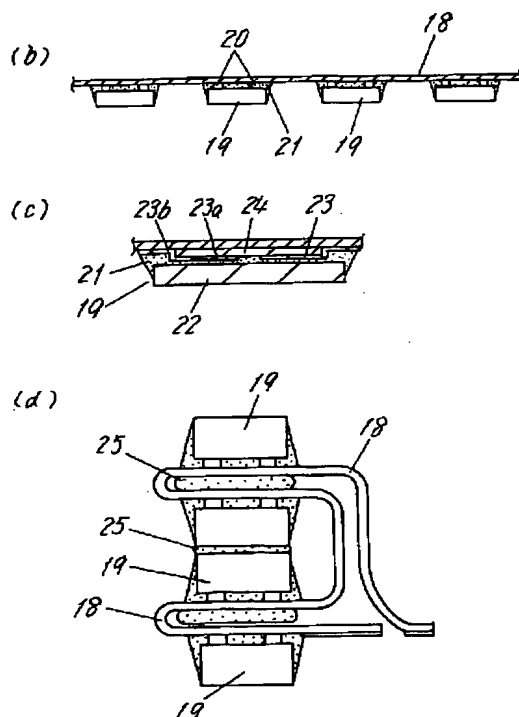
【図13】



【図14】



【図15】



フロントページの続き

(51) Int. Cl.⁷
H01L 23/28

識別記号

F I
H01L 23/28
23/12

テーム (参考)

J
L

(72) 発明者 松村 信弥
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 戒能 憲幸
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 植田 賢治
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 竹村 康司
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

(72) 発明者 渡瀬 和美
大阪府高槻市幸町1番1号 松下電子工業
株式会社内

F ターム (参考) 4M109 AA01 BA02 BA05 CA05 DA04
DB15 FA01
5F044 MM25 MM26 QQ02 QQ04 RR18
RR19
5F061 AA01 BA02 BA05 CA05 CB13
DD12 DD13